

## ETUDE D'UNE BOUCLE A VERROUILLAGE DE PHASE CIRCUIT P.L.L.(HEF 4046 B)

### I INTRODUCTION

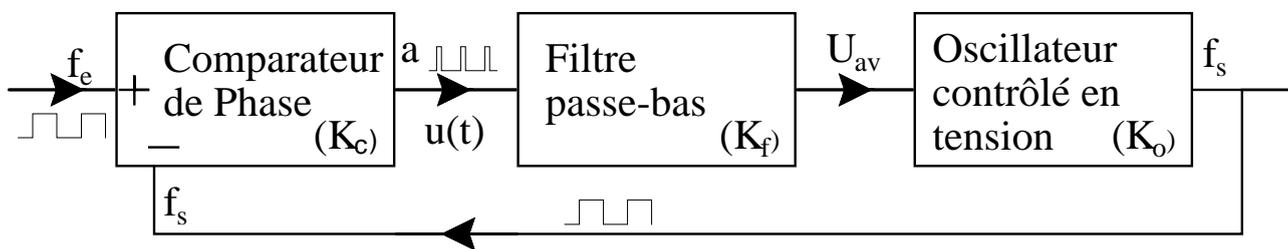
Un circuit à verrouillage de phase ou P.L.L. (Phase Locked Loop) peut être considéré comme un asservissement dont la grandeur d'entrée est la fréquence du signal d'entrée  $f_e$  et la grandeur de sortie la fréquence du signal de sortie  $f_s$ .

D'une manière similaire à celle d'un filtre en tension, lorsque la variable d'entrée  $f_e$  varie trop rapidement, la

variable de sortie  $f_s$  ne dépend plus linéairement de l'entrée. Quand la sortie  $f_s$  suit linéairement l'entrée  $f_e$ , la boucle est dite verrouillée.

Ces circuits servent à faire de la multiplication de fréquence et de la démodulation de fréquence.

Les P.L.L. à comparateur numérique sont les plus répandues, nous allons étudier un circuit de ce type.



*Figure 1 : Schéma bloc d'une PLL.*

### II ELEMENTS D'UNE P.L.L.

Une boucle à verrouillage de phase est un système bouclé, qui comprend 3 éléments :

1. un oscillateur contrôlé en tension ( $K_O$ ) ou V.C.O. (Voltage Controlled Oscillator) de fréquence  $f_0$ .
2. un comparateur de phase ( $K_C$ )
3. un filtre passe-bas ( $K_f$ )

#### **1) L'oscillateur contrôlé en tension (V.C.O.) :**

1. Il délivre un signal de fréquence proportionnelle à sa tension d'entrée :  $f_s = K_O U_{av}$
2. Le domaine de fonctionnement du montage est défini par  $f_0$ , la fréquence centrale d'oscillation du V.C.O. et par le domaine de fréquences  $2f_1$  qu'il est capable de parcourir de part et d'autre de  $f_0$ .

#### **2) Le comparateur de phase :**

Ce circuit fournit un signal  $u(t)$  dont la moyenne dépend du déphasage  $\Phi_e - \Phi_s$  entre le signal d'entrée de fréquence  $f_e$  et le signal de l'oscillateur local (V.C.O.) de fréquence  $f_s$ . Pour des signaux logiques, un simple ou exclusif (XOR) peut remplir ce rôle. Le XOR produit un signal carré dont le rapport cyclique  $a$  (duty cycle) dépend du déphasage :  $a = K_C (\Phi_e - \Phi_s)$

$$\text{Rapport cyclique} = \frac{\text{durée de l'état haut}}{\text{période}} \quad (\text{voir § III 3})$$

#### **3) Le filtre passe-bas moyenneur :**

Son rôle est d'extraire la valeur moyenne  $U_{av}$  du signal  $u(t)$ . Il est ici constitué par un réseau RC dont la bande passante sera prise très inférieure à  $f_e$ , la fréquence du signal d'entrée :  $U_{av} = K_C a$

### III PREPARATION

#### **1) Choix des caractéristiques du V.C.O.**

Vous prendrez  $R_2 = 100 \text{ k}\Omega$ . A partir des notices constructeurs et des abaques (figure 8 et figure 9), calculez les valeurs de  $C_1$  et de  $R_1$  telles que :

1. la fréquence minimale soit  $f_{\min} = f_0 - f_1 = 50 \text{ kHz}$ .
2. et la fréquence maximale soit :
 
$$\frac{f_{\max}}{f_{\min}} = \frac{f_0 + f_1}{f_0 - f_1} = 3.$$

Quelles valeurs de la série de composants E12 sont les plus proches des valeurs calculées ?

#### **2) Effet du XOR sur 2 signaux déphasés**

1. Rappelez la table de vérité du ou exclusif (XOR). Deux signaux logiques 0-10V de fréquence  $f_e$  déphasés de  $\pi/3$  sont appliqués aux entrées du XOR. Tracez les chronogrammes des 3 signaux.
2. Quelle est la fréquence du signal de sortie ?
3. De quoi dépend le rapport cyclique de celui-ci ?

### 3) Etude du filtre passe-bas

#### a) Signal Sinusoïdal

1. Quels sont le gain  $G$  dans la bande passante et la fréquence de coupure  $f_c$  de ce montage ?

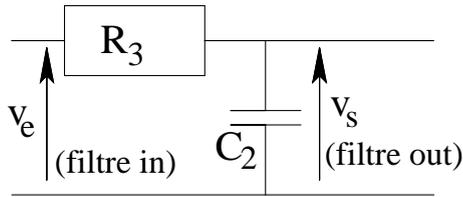


Figure 2 : Filtre.  $R3 = 6.8 \text{ k}\Omega$  et  $C2 = 10 \text{ nF}$ .

2. Tracez l'allure du diagramme de Bode correspondant.

#### b) Signal carré

Le signal d'entrée  $u_e$  du filtre est maintenant un signal carré variant de 0 à  $U_e$ , de rapport cyclique  $a = 1/2$  et de période  $T \ll RC$ .

1. Rappelez l'équation de la tension de charge d'un condensateur à travers une résistance. Tracez l'allure de cette tension en fonction du temps.
2. Tracez  $u_e(t)$  avec  $U_e = 1$ , sur quelques périodes.
3. Quelle sera l'allure du signal  $u_s(t)$  si  $T \ll RC$  ?
4.  $u_s$  varie de  $-U_s$  à  $+U_s$ . Exprimez  $u_s(t)$  sur la première demi-période de  $u_e$ .
5.  $t < T \ll RC$  permet de remplacer l'exponentielle par son développement au 1er ordre.
6. A  $t = T/2$ ,  $u_s = U_s$ . Déduisez-en  $U_s$  en fonction de  $U_e$ ,  $T$  et  $RC$ . Exprimez  $T$  en fonction de  $U_s$ ,  $U_e$ , et  $RC$ .
7. Pour quelle fréquence d'entrée limite  $f_l$  aurons nous  $U_s = U_e/20$  ? Exprimez  $f_l$  en fonction de  $f_c$ .
8. Quelle fonction réalise l'association en série du XOR et du filtre passe-bas ?
9. Dans la boucle à verrouillage de phase, à quoi sert la sortie du filtre passe-bas ? Conclusion ?

## IV MANIPULATION

Alimentez le circuit avec une tension constante de 10 V. Placez tous les commutateurs sur "ouvert".

### 1) L'oscillateur commandé en tension (V.C.O.)

Sur la maquette, à l'aide de la deuxième alimentation continue, appliquez entre  $VCO_{in}$  et la masse une tension continue réglable de 0 à 10 V. Relevez et tracez la courbe de fréquence  $f_s$  de  $VCO_{out}$  en fonction de  $VCO_{in}$ . Comparez avec les calculs théoriques effectués pendant la préparation.

### 2) Réponse du filtre à un signal logique HF

a) Appliquez un signal sinusoïdal à l'entrée  $Filtre_{in}$ . Vérifiez la valeur de  $f_c$  à l'aide de la méthode  $5/7 \approx \sqrt{2}$

b) Appliquez à l'entrée  $Filtre_{in}$  un signal carré 0-10 V et de rapport cyclique  $a$  (sortie CMOS du générateur). Réglez  $a=1/2$  (Bouton "Duty" du générateur)

1. Quelle est la valeur moyenne du signal ?
2. En utilisant les voies 1 et 2 de l'oscilloscope, ainsi que les mémoires REF1 et REF2, observez puis **imprimez** les oscillogrammes  $Filtre_{out}(t)$  aux fréquences  $f_c$ ,  $10 f_c$  et  $100 f_c$ .

**Pour Imprimer**, placez une feuille dans l'imprimante allumée et "off line", puis appuyez sur [AutoLoad] pour entraîner la feuille. Activez "on ligne". Sur l'oscilloscope : [Run/Stop], [Clear Menu] puis [HardCopy].

3. A partir de quelle fréquence limite  $f_l$  l'amplitude crête à crête des ondulations est-elle inférieure à 10 % de la valeur moyenne du signal ? Pourquoi est-ce important que  $f_c$  soit petit devant  $2f_0$  ?
4. Pour  $f > f_l$ , Faites varier le rapport cyclique (Duty cycle) du signal d'entrée. Le temps de charge de  $C2$  sur une période est proportionnel à  $a$ . Mesurez simultanément la moyenne (mean) du signal de sortie et le rapport cyclique (positive duty cycle) du signal d'entrée. Dressez un tableau des valeurs moyennes de  $Filtre_{out}$  pour les rapports cycliques suivants de  $Filtre_{in}$  :  $1/4$ ,  $1/3$ ,  $1/2$ ,  $2/3$ ,  $3/4$ .
5. Quelle est le rôle du filtre dans la boucle ?

### 3) La boucle à verrouillage de phase.

Bouclez le système, comme indiqué dans le schéma-bloc figure 3. Pour cela, basculez les interrupteurs sur "fermé", le comparateur étant le XOR (PC1). Le travail est effectué avec des signaux logiques 0-10V, de rapport cyclique  $1/2$ , appliqués à l'entrée  $SIGN_{in}$ .

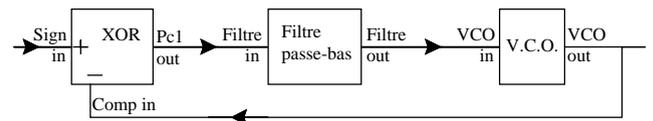


Figure 3 : Noms des bornes du schéma de la PLL.

1. Verrouillez le système ( $SIGN_{in}$  et  $VCO_{out}$  sont synchrones et de même période) en variant lentement la fréquence d'entrée  $f_e$  dans le voisinage de  $f_0 \approx 100 \text{ kHz}$ . Choisissez  $f_e$  telle que le déphasage entre le signal d'entrée et la sortie du V.C.O. soit différent de  $\pi/2$ . En utilisant les voies 1 et 2 de l'oscilloscope, ainsi que les mémoires REF1 et REF2, visualisez, puis **imprimez**  $SIGN_{in}$ ,  $VCO_{out}$ ,  $PC1_{out}$  et  $VCO_{in}$ .
2. Choisissez maintenant une fréquence d'entrée  $f_e$  bien inférieure à  $f_0$ . Le V.C.O. oscille librement, c'est à dire indépendamment de l'entrée. Quelle est la fréquence des oscillations libres ? Pourquoi ?
3. Augmentez progressivement  $f_e$  et notez la fréquence  $f_a$  (accrochage bas) à laquelle la boucle se verrouille ; augmentez toujours  $f_e$  et notez  $f_d$ ,

(décrochage haut) quand la sortie décroche. Diminuez ensuite  $f_e$  et notez  $f'_a$  (accrochage), puis  $f_d$  (décrochage).

4. Quelles sont les zones de capture, de verrouillage ?
5. Une capture a lieu autour de 30 KHz. Pourquoi ?

#### 4) Démodulation de fréquence.

Visualisez  $SIGN_{in}$  et  $Filtre_{out}$ . Imposez  $f_0$ , fréquence centrale pour laquelle  $Filtre_{out} = 5\text{ V}$

Le générateur Beckman FG3B dispose d'un oscillateur interne à fréquence fixe capable de moduler la fréquence du signal de sortie autour d'une fréquence choisie préalablement. Imposez une fréquence  $f_0$ . Tirez le bouton [sweep width][MOD ON/OFF] du générateur pour activer sa modulation interne. Tirez également [mod carrier][AM/FM] pour activer la modulation de fréquence. Tournez ce dernier bouton pour régler l'excursion en fréquence de la modulation.

1. La PLL que nous venons d'étudier permet de démoduler le signal obtenu en sortie du générateur. Où dans la boucle se mesure le signal démodulé ?
2. Quelle est la fréquence du modulateur interne du générateur ?
3. **Imprimez** la démodulation.

#### 5) Courbe caractéristique de la PLL.

Eteignez la modulation et conservez  $f_0$  à l'entrée.

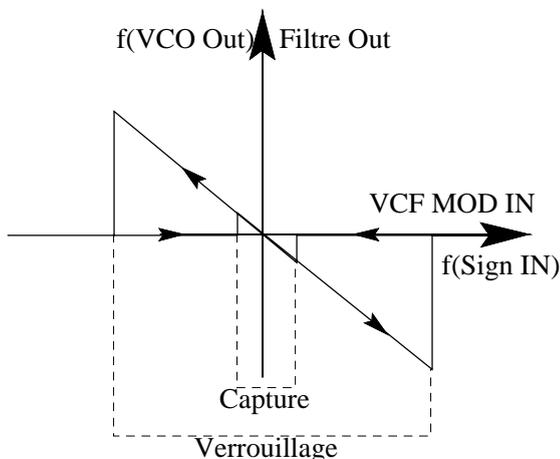


Figure 4 :  $f_s = f(f_e)$

Nous cherchons à visualiser l'hystérésis de la courbe  $f_s = g(f_e)$ . Pour cela il suffit de réaliser une modulation lente de la fréquence de sortie du générateur Beckman FG3B en appliquant sur son entrée [VCF/MOD IN] un signal triangulaire de fréquence voisine de 10 Hz et d'amplitude 6 volts crête à crête, produit par un générateur d'appoint. La pente du modulateur de fréquence accessible par cette entrée est de -20 kHz/volt pour le calibre 100 KHz.

1. Visualisez le signal triangulaire de modulation du générateur d'appoint (proportionnel à  $f_e$ ) et  $VCO_{in}$ .

2. Visualisez ensuite cette dernière tension en fonction de la première [Display][Format XY]. La courbe obtenue devrait avoir l'aspect de la figure 4.
3. Pour améliorer la qualité de la courbe, n'hésitez pas à utiliser toutes les possibilités de l'oscilloscope numérique mis à votre disposition, en particulier la fonction de moyenne (mean) du signal sur plusieurs échantillons [Acquire]. **Imprimez.**
4. Sur la courbe imprimée, placez clairement les plages de capture et de verrouillage ainsi que le sens de parcours du cycle.
5. Les échelles du graphe sont graduées en Volts. Ajoutez les graduations en kHz, compte tenu des pentes fréquence/tension du générateur et du V.C.O. et de la fréquence centrale du générateur.

#### 5) Le deuxième comparateur du 4046

En plus du XOR, le circuit HEF 4046 B dispose d'un autre comparateur plus performant, dont les entrées sont communes avec le XOR et dont la sortie est  $PC_2$ . Actionnez le commutateur correspondant. Observez la courbe d'hystérésis. Quels sont les avantages du 2<sup>ème</sup> comparateur ?

#### 6) Synthétiseur de fréquences.

Si un diviseur de fréquence ( $\div N$ ) est inséré dans la boucle à verrouillage de phase entre le V.C.O. et l'entrée du comparateur, il est possible à partir d'un seul oscillateur local de parcourir un grand nombre de plages de fréquence dont chaque fréquence centrale dépend de  $f_0$  et de la valeur de la division de fréquence. Toujours en conservant le 2<sup>ème</sup> comparateur, insérez le diviseur de fréquence 4018 dans la boucle. Pour cela placez le commutateur de retour sur "divisé" et tournez le sélecteur de division pour avoir la division par 2. Observez la courbe d'hystérésis. Quelle est la nouvelle fréquence centrale ?

### V ANNEXES

#### Matériel utilisé pour toute la manipulation:

1. 2 Alimentations continues à tension ajustable Chauvin-Arnoux.
2. Générateur d'appoint à tension alternative Hewlett-Packard.
3. Générateur de fréquence - Fréquence-mètre Beckman FG3B.
4. Oscilloscope à mémoire numérique Tecktronics 210.
5. Imprimante à aiguilles.
6. Circuit imprimé équipé des circuits intégrés CMOS suivants : HEF 4046B (P.L.L.) ; HEF 4018B (Diviseur de fréquence) ; HEF 4081B (portes ET).