

PAIRE DIFFÉRENTIELLE

A. PAIRE DIFFÉRENTIELLE

Conventions :

$$u_{in} = u^+ - u^-$$

$$\Delta u_{out} = u_{out}^+ - u_{out}^-$$

$$I^+ = i + I_0/2$$

$$I^- = -i + I_0/2$$

$$i \ll I$$

$$\beta_1 = \beta_2 = \beta$$

$$\alpha = \frac{\beta}{1+\beta} = \frac{I_C}{I_E}$$

$$U_{Early} = \infty$$

$$U_T = k_B T / q_e = 26 \text{ mV à } 300 \text{ K}$$

1. Etude statique ($\rho = +\infty$)

- Exprimez u^+ et u^- en fonction de I^+ , I^- et U_0 .
- Déduisez-en u_{in} en fonction de I_0 , i et U_T .
- Etablissez i en fonction de u_{in} , I_0 et U_T .
- Exprimez Δu_{out} en fonction de α , R , u_{in} et U_T .
- Exprimez I^+ , puis tracez I^+ en fonction de u_{in} .

2. Etude dynamique en petits signaux ($u_{in} \ll 2U_T$)

2.1. Mode différentiel ($u^+ = -u^-$ et $\rho = \infty$)

- Etablissez le schéma équivalent du montage en petits signaux.
- Calculez le gain en tension de ce montage, ou gain différentiel, $A_d = \Delta u_{out} / u_{in}$

2.2. Mode commun ($u^+ = u^-$ et $\rho \neq \infty$)

- Etablissez le schéma équivalent du montage en petits signaux.
- Calculez le gain en tension de ce montage ou gain de mode commun $A_c = \overline{u_{out}} / u^+$
- Calculez le taux de réjection de mode commun du montage : $\tau_r = 20 \log\left(\frac{A_d}{A_c}\right)$

3. Etude en fréquence

- Etablissez le schéma équivalent en petits signaux HF du montage en mode différentiel.
- Calculez le gain différentiel de ce montage, $A_{hf} = u_{out} / u_{in}$
- Calculez la fréquence de coupure du montage.

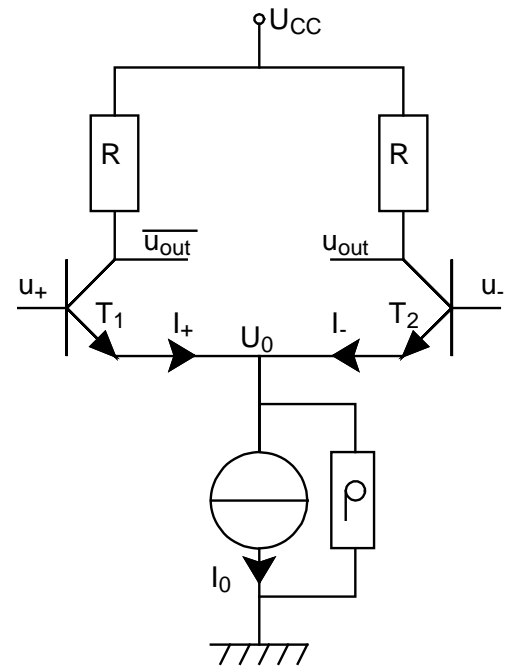


Figure 1 : Paire différentielle. T_1 et T_2 sont identiques.

B. LINÉARISATION D'UNE PAIRE DIFFÉRENTIELLE

Conventions :

$$u_{in} = u^+ - u^-$$

$$\Delta u_{out} = \overline{u_{out}} - u_{out}$$

$$I^+ = i + I_0/2$$

$$I^- = -i + I_0/2$$

$$i \ll I$$

$$\beta_1 = \beta_2 = \beta$$

- Etablissez u^+ en fonction de U_{be1} , R_E , I_0 , i et U_0 .
Etablissez u^- en fonction de U_{be2} , R_E , I_0 , i et U_0 .
- En utilisant un développement limité au premier ordre, déduisez-en u_{in} en fonction de R_E , I_0 et i
- Exprimez, puis tracez Δu_{out} en fonction de u_{in} .

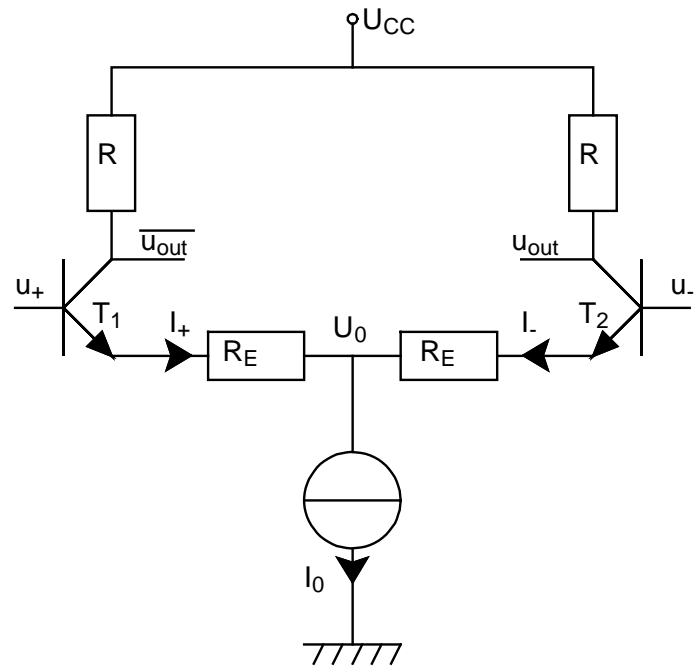


Figure 2 : Paire différentielle linéarisée

SOURCES DE COURANT

I) Miroir simple

Hypothèse : T_1 et T_2 sont identiques

- a) Exprimez I_{out} en fonction de I_o et β
- b) Application numérique : $I_o = 1 \text{ mA}$, $\beta = 100$, puis $\beta = 10$.

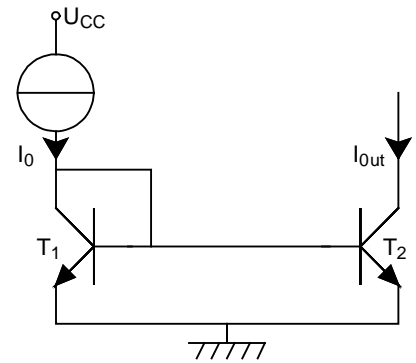


Figure 3

II) Miroir amélioré

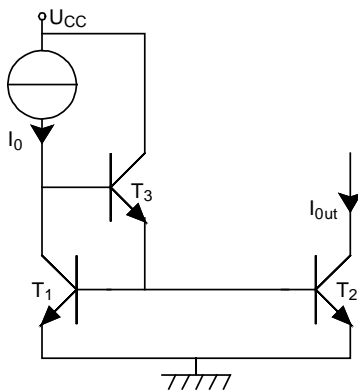


Figure 4

Hypothèse : T_1 , T_2 et T_3 sont identiques

- 1) Exprimez I_{out} en fonction de I_o et β .
- 2) Application numérique : $I_o = 1 \text{ mA}$, $\beta = 100$, puis $\beta = 10$.

III) Miroir amplifié

Hypothèses : T_1 et T_3 sont identiques ; $U_{CC} = 5 \text{ V}$; $U_{BE} = 0.6 \text{ V}$; $\beta = 100$; K représente le nombre de transistors T_1 en parallèle.

- 1) Déterminez R_1 .
- 2) Déterminez le coefficient K tel que $I_{out} = 5 \text{ mA}$

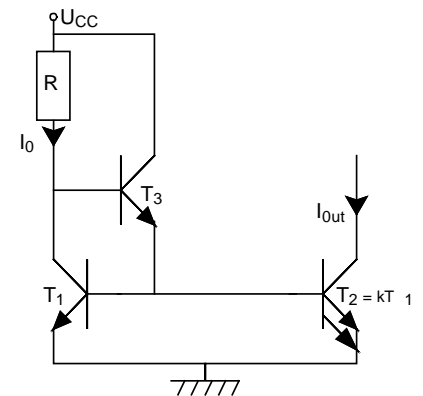


Figure 5

IV) Miroir chargé

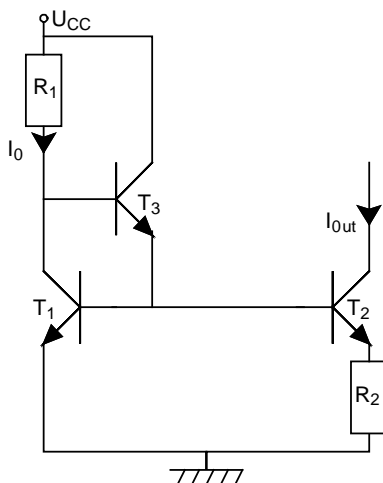


Figure 6

Hypothèses : $\beta \gg 1$; les T_i sont identiques ; $I_o = 1 \text{ mA}$; $U_T = 25 \text{ mV}$, $U_{CC} = 5 \text{ V}$

- a) Exprimez I_{out} en fonction de U_T , I_o , I_{out} , R_2 .
- b) Calculez R_2 pour avoir $I_{out} = 100 \mu\text{A}$

V) Miroir multiple

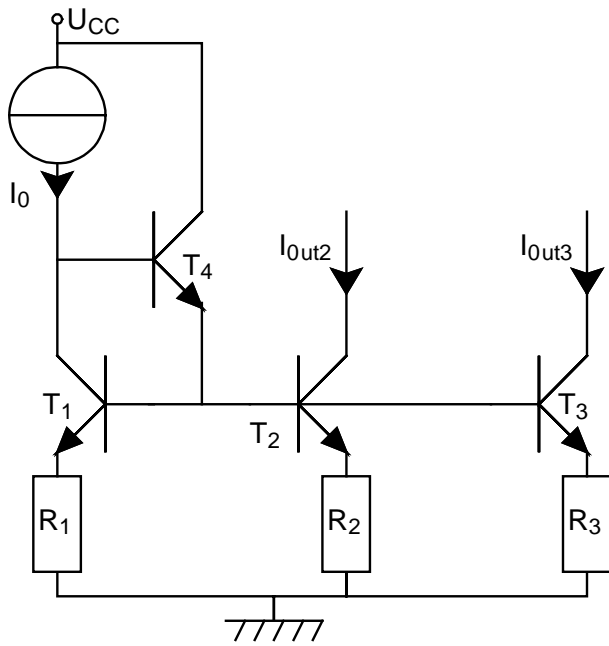


Figure 7

Hypothèses : $\beta \gg 1$; les T_i sont identiques; $I_0 = 1\text{mA}$; $U_{BE} = 0.6\text{V}$; $R_1 = 2\text{K}\Omega$; $U_{CC} = 5\text{V}$

- a) Déterminez R_2 tel que $I_{out1} = 150\ \mu\text{A}$
- b) Déterminez R_3 tel que $I_{out2} = 4.8\ \text{mA}$
- c) Expliquez l'erreur commise.

VI) Miroir indépendant de l'alimentation

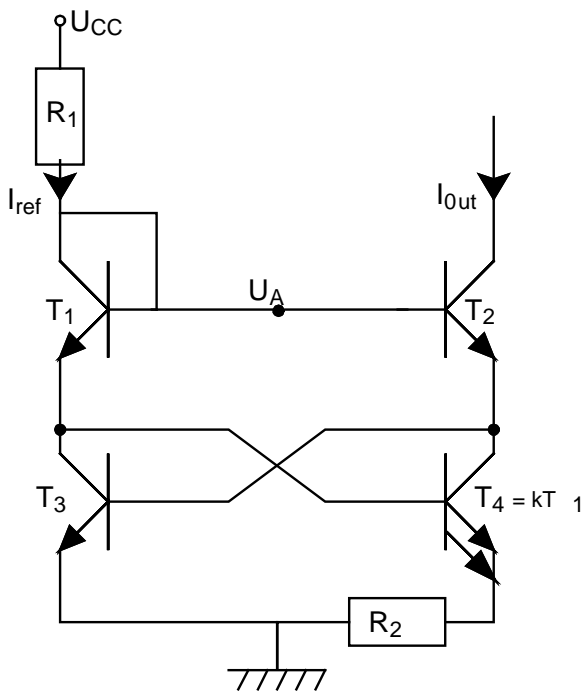


Figure 8

Hypothèses : T_1, T_2 et T_3 sont identiques; $\beta \gg 1$.

- a) Exprimez $U_A = f(U_{BE1}, U_{BE4}, R_2, I_{out})$
- b) Exprimez $U_A = f(U_{BE1}, U_{BE3})$
- c) Déterminez les courants dans chaque transistor.
- d) Exprimez chaque V_{BE} en fonction de (U_T, I_c, I_s, K)
- e) Trouvez $I_{out} = f(U_T, R_2, K)$
- f) Quels sont les avantages de ce montage sur les précédents ?

LE MULTIPLIEUR ANALOGIQUE

I) CELLULE DEUX QUADRANTS.

Soit la figure 9, avec les conventions suivantes :

T1 et T2 sont identiques

l'effet Early est négligeable

les courants de base sont négligeables devant les courants de collecteurs correspondants.

$$u_{id} = u^+ - u^- \text{ et } \Delta I_c = I_{c1} - I_{c2}.$$

1) A partir des résultats de l'étude de la paire différentielle (TD n°1) déterminez ΔI_c en fonction de I_o , ΔI_c et U_T .

2) Simplifiez le résultat précédent en admettant $\Delta I_c \ll 2U_T$.

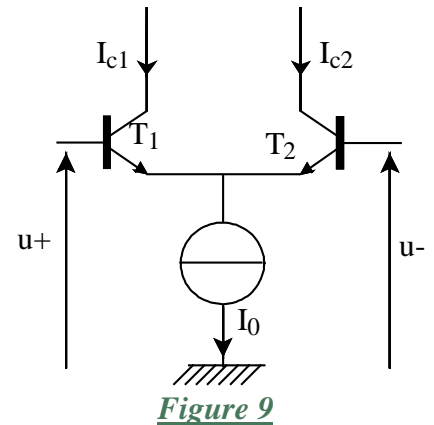


Figure 9

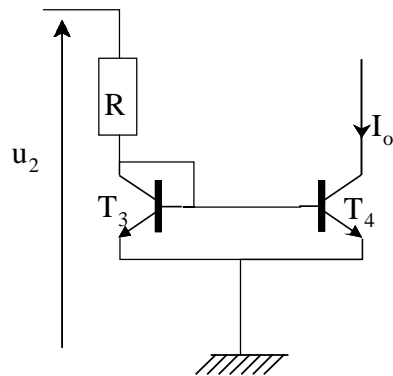


Figure 10

3) Le circuit de la figure 10 est utilisé pour produire I_o .

a) Exprimez I_o en fonction de u_2 , u_{BE} et R .

b) Si $u_2 \gg u_{BE}$, exprimez ΔI_c en fonction de u_2 , u_{id} , U_T et R .

II) CELLULE DE GILBERT (QUATRE QUADRANTS).

Soit la figure 11, avec les conventions suivantes :

Tous les T_i sont identiques.

I_{ci} et I_{Bi} sont les courants de collecteur et de base du transistor T_i respectivement.

$$I_{Bi} \ll I_{ci}.$$

$$I_{c35} = I_{c3} + I_{c5} \text{ et } I_{c46} = I_{c4} + I_{c6}$$

$$\Delta I = I_{c35} - I_{c46}$$

1) Déterminez I_{c1} et I_{c2} en fonction de I_o , u_2 , U_T .

2) Déterminez I_{c3} et I_{c4} en fonction de u_1 , I_{c1} et U_T ; déterminez I_{c5} et I_{c6} en fonction de u_1 , I_{c2} et U_T .

3) Déterminez ΔI , puis u_{out} , en fonction de I_o , u_1 , u_2 , U_T .

4) Exprimez ΔI si u_1 et u_2 sont petits devant U_T ;

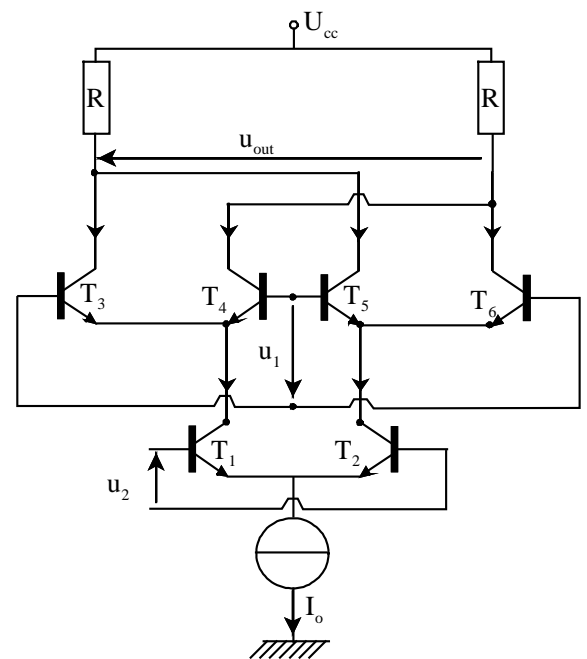


Figure 11

- 5) Nous supposons maintenant $u_1 < U_T$ et $u_2 > U_T$. Posons $u_1 = U_{1m}(\cos(2\pi f_m t))$ avec U_{1m} petit devant U_T et u_2 un signal carré de fréquence supérieure à f_m (figure 12).

Tracez u_{out} .

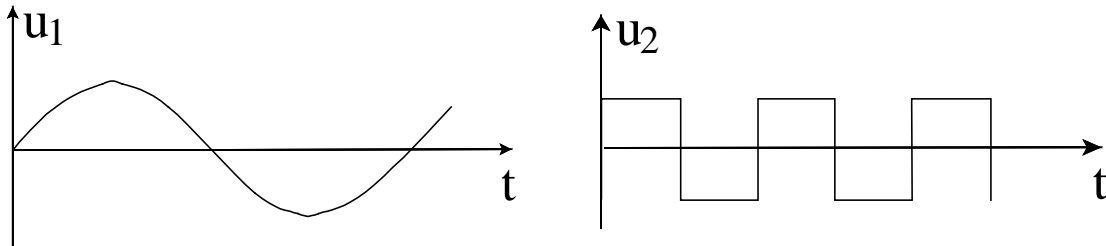


Figure 12.

- 6) Rappelons qu'un signal carré peut être décomposé en série de Fourier:

$$u_2(t) = \sum_{n=1}^{\infty} A_n \cos(2n\pi f_c t) \quad \text{avec : } A_n = \frac{\sin(n\pi/2)}{n\pi/4}$$

- Calculez $u_{out}(t)$
 - Tracez le spectre de ce signal ($f_m \ll f_c$).
 - Quelle fonction avez-vous réalisée?
- 7) Deux signaux carrés de même fréquence mais déphasés de φ sont maintenant appliqués à la cellule de Gilbert (figure 13). Nous supposons u_1 et u_2 grands devant U_T .

- Tracez $V_{out}(t)$
- Calculez la tension de sortie moyenne :

$$\text{rappel : } U_{av} = \frac{1}{2\pi} \int_0^{2\pi} u_{out}(t) d(\omega_0 t)$$

- Quel est le but du circuit?

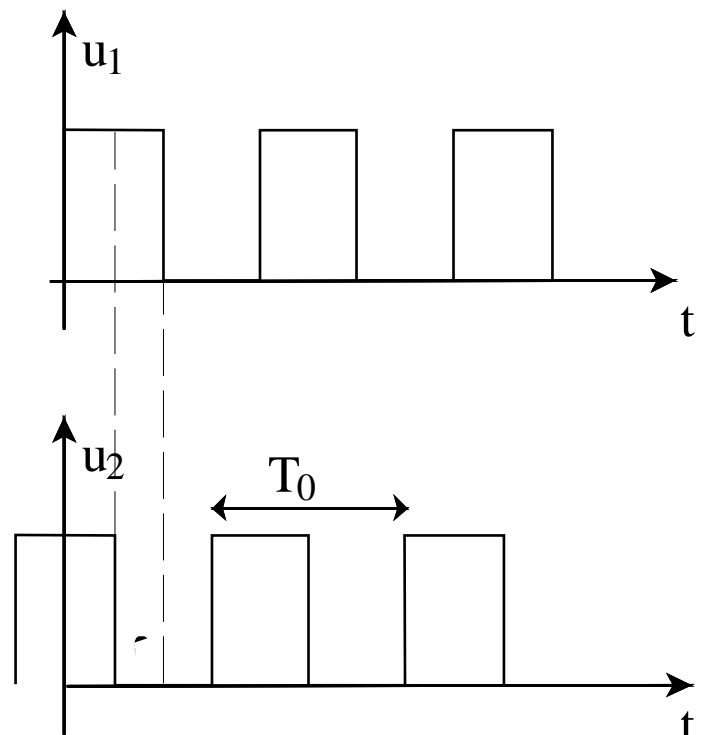


Figure 13

CONVERTISSEUR ANALOGIQUE-NUMÉRIQUE SÉRIE-PARALLÈLE 8 BITS

Le but de ce contrôle est l'étude d'un Convertisseur Analogique/Numérique (CAN ou ADC : Analog Digital Converter) 8 bits "Two steps" ou "Série-Parallèle", dont la structure est la suivante :

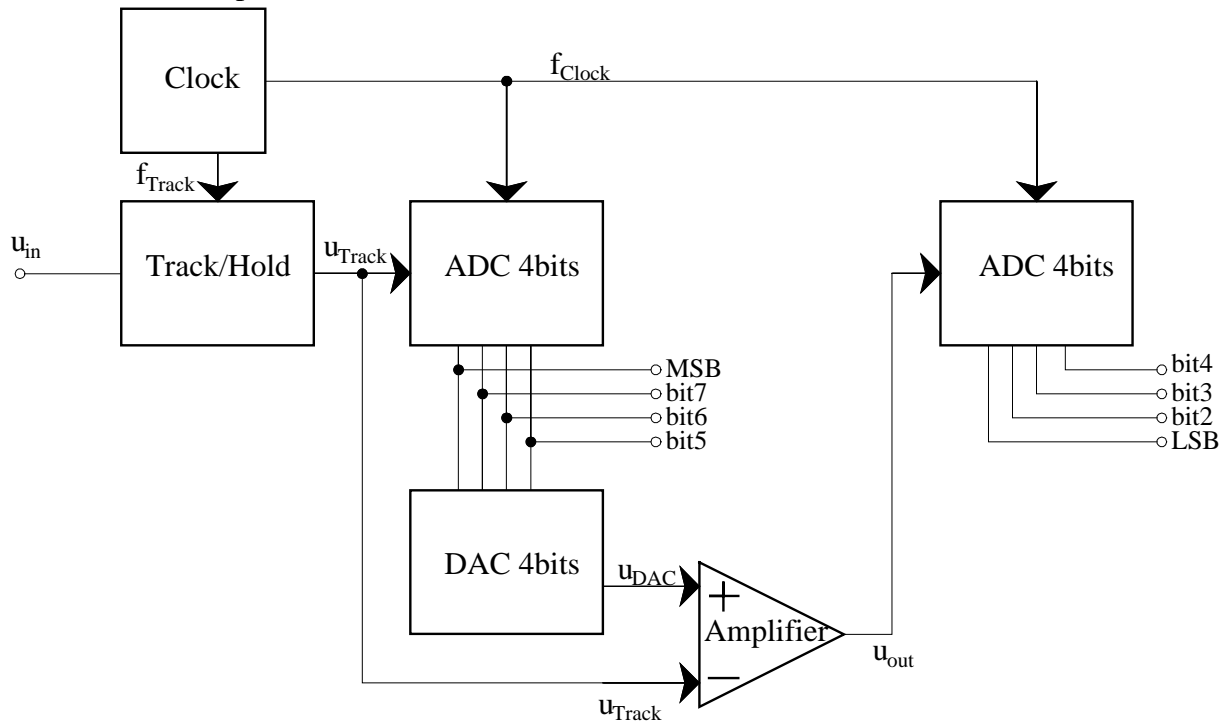


Figure 14 : Structure d'un ADC "2 steps" 8bits. ADC : Analog Digital Converter ; DAC : Digital Analog Converter ; MSB : Most Significant Bit ; LSB : Least Significant Bit.

I. ECHANTILLONNAGE

Le signal analogique à convertir a un spectre de fréquences compris entre 0 Hz et 200 kHz.

- 1) A quelle fréquence minimale $f_{\text{Track min}}$, le Track/Hold (échantillonneur-bloqueur) peut-il échantillonner ?
- 2) Représentez le spectre échantillonné de la sortie u_{Track} du Track/Hold, pour une fréquence $f_{\text{Track}} = 600$ kHz.
- 3) Représentez la sortie temporelle u_{Track} sur deux périodes pour une tension analogique $u_{\text{in}} = \sin(2\pi f t)$, avec $f = 200$ kHz, pour une fréquence d'échantillonnage $f_{\text{Track}} = 800$ kHz.
- 4) Quel type de Track/Hold devons-nous utiliser pour avoir la plus faible différence $|u_{\text{Track}} - u_{\text{in}}|$. Proposez un schéma et expliquez.

II. CONVERSION (GÉNÉRALITÉS)

Le signal à convertir est de la forme : $u_{\text{in}} = 2.5 + \sin(2\pi f t)$, avec $f = 200$ kHz. Sa conversion sur 8 bits sera faite de façon optimale.

- 1) Quelle est la pleine échelle de conversion PE de votre convertisseur ?
- 2) Exprimez la valeur du pas de quantification LSB (Least Significant Bit ou Bit de Poids Faible) en fonction de PE. Calculez la valeur du LSB. Quelles sont les tensions analogiques correspondantes au code zéro et au dernier code ?
- 3) Quelle est la dynamique du convertisseur ? Quel est son rapport S/N (Signal/Noise ou Signal/Bruit) théorique ? Déterminez le temps d'ouverture du convertisseur Δt .
- 4) Compte tenu de la structure du convertisseur en deux étages (Figure 14) pour chaque cycle d'échantillonnage (f_{Track}), combien de cycles d'horloge (f_{Clock}) seront nécessaires afin d'obtenir une conversion sur 8 bits ? Donnez la fréquence minimale pour f_{Clock} dans le cas $f_{\text{Track}} = 400$ kHz.
- 5) Si le rapport S/N tombe à 35 dB, que vaut notre convertisseur 8 bits ?

III. LE CONVERTISSEUR ADC 4 BITS DE POIDS FORTS.

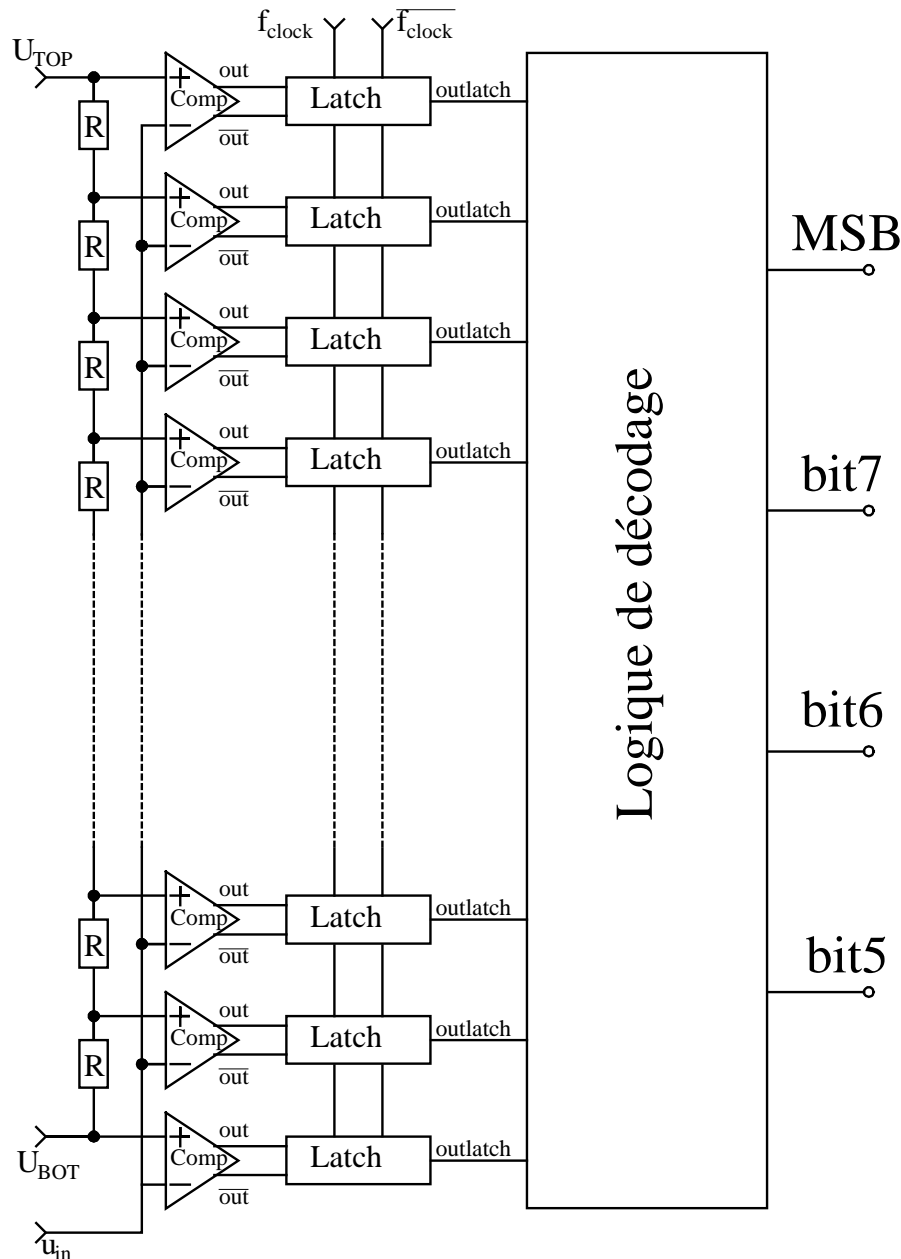


Figure 15 : Architecture d'un ADC flash 4bits.

Il s'agit de réaliser un ADC rapide à 4 bits, à l'aide d'une architecture "flash" ou parallèle (figure 15). U_{TOP} et U_{BOT} (bottom) sont les tensions haute et basse de conversion respectivement. Le signal à convertir est de la forme : $u_{in} = 2.5 + \sin(2\pi f t)$, où $f = 200$ kHz. La fréquence d'horloge pour les latches et les bascules D est $f_{Clock} = 800$ kHz. Les cellules "Comp" sont des comparateurs.

- 1) Déterminez les valeurs de U_{TOP} et U_{BOT} , en sachant que pour $u_{in} = U_{TOP}$, le code final de sortie du convertisseur complet (8 bits) est 11110000 et que pour $u_{in} = U_{BOT}$, le code complet est 00010000.
- 2) Déterminez le nombre de résistances R, de comparateurs et de latches utilisés pour une conversion sur 4 bits.
- 3) Déterminez le pas de quantification (LSB) de ce convertisseur 4 bits (2 méthodes sont possibles).
- 4) Déterminez la logique de décodage des 4 bits avec des portes NAND (ou NOR) uniquement.
- 5) Proposez une structure de porte OR à n entrées dans la famille logique rapide ECL.

IV. CONVERTISSEUR DAC.

L'architecture adoptée est celle d'un convertisseur R/2R (Figure 16).

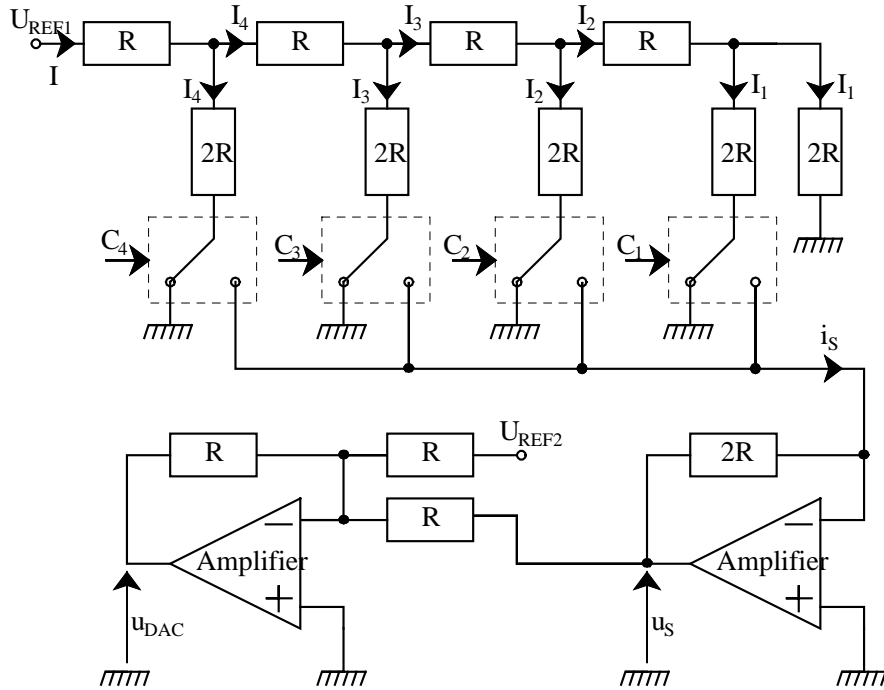


Figure 16 : Architecture d'un DAC 4 bits R/2R.

- 1) Déterminez le courant I en fonction de U_{REF1} et R ,
- 2) Déterminez le courant I_s en fonction des interrupteurs C_1, C_2, C_3, C_4 , de la tension U_{REF1} et de R .
- 3) Déduisez-en u_s en fonction de U_{REF1}, C_1, C_2, C_3 et C_4 .
- 4) Déterminez u_{DAC} en fonction de U_{REF2} et u_s .
- 5) Calculez U_{REF1} et U_{REF2} afin que la tension u_{DAC} varie de U_{BOT} ($C_1=C_2=C_3=C_4=0$) à U_{TOP} ($C_1=C_2=C_3=C_4=1$).

V. AMPLIFICATEUR DE GAIN 2

Il s'agit ici de réaliser un amplificateur différentiel de gain 2 (figure 17) pour amplifier la différence entre u_{Track} et u_{DAC} . Vous négligerez l'effet Early. Vous prendrez $U_T = 26 \text{ mV}$, $\beta = 100$, $R_{bb'} = 1 \text{ k}\Omega$ et $u_{in} = u_{DAC} - u_{Track}$.

- 1) Quel est le rôle du transistor T_3 ? Quel type de montage forme-t-il avec la source de courant I_2 ? Précisez le gain en tension de ce montage.
 - 2) En fonction du courant de repos, déterminez les paramètres en petits signaux g_m et $R_{be} = h_{11}$ des transistors T_1 et T_2 . Que vaut la résistance $\rho = 1/h_{22}$?
 - 3) En négligeant l'influence de T_3 et en utilisant le demi-schéma équivalent basses fréquences, exprimez le gain en tension de cet amplificateur, $A_u = u_{out}/u_{in}$. Calculez R pour avoir $|A_u| = 2$.
- notes : attention dans le calcul de g_m et R_{be} ; la sortie u_{out} n'est pas différentielle.

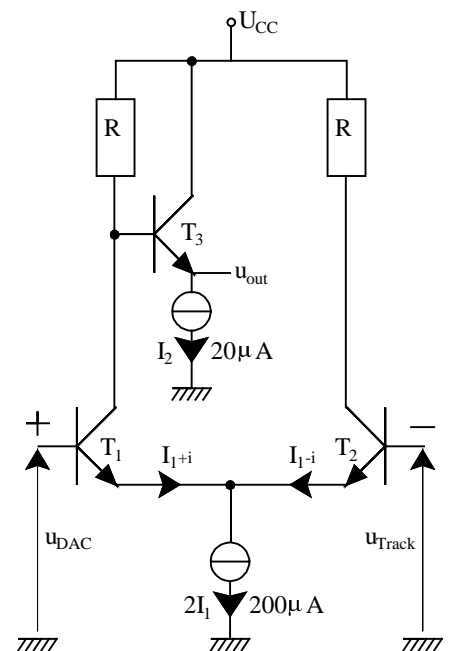


Figure 17 : Amplificateur de différence à sortie en buffer (tampon). Les transistors T_1, T_2 et T_3 sont identiques.

VI. SOURCES DE COURANT

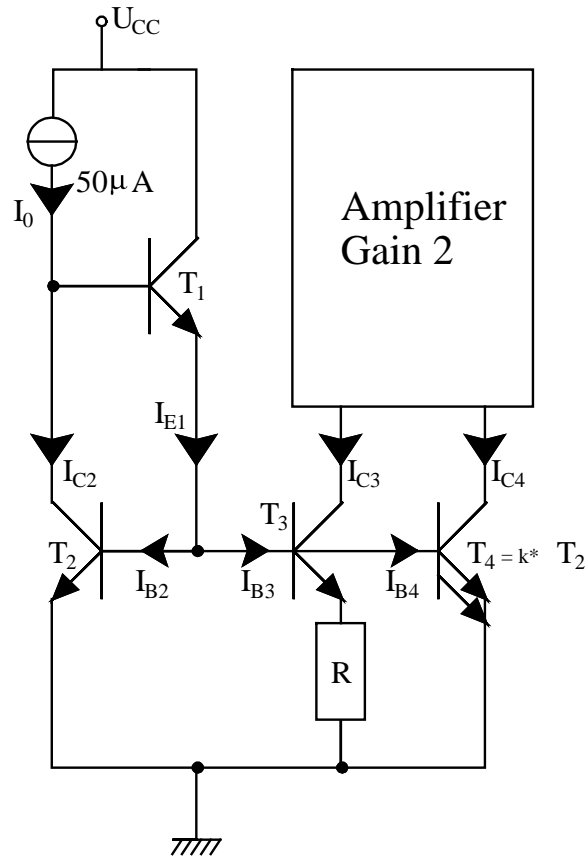


Figure 18 : sources de courant de l'amplificateur de différence.

Les transistors T_1 , T_2 et T_3 sont identiques. T_4 représente k transistors T_2 en parallèle.

Il s'agit ici de concevoir les deux sources de courants $2I_1 = 200 \mu\text{A}$ et $I_2 = 20 \mu\text{A}$ de l'amplificateur vu précédemment (figure 17). Pour cela, nous disposons d'une source de référence $I_0 = 50 \mu\text{A}$ stabilisée en température et en alimentation (figure 18). Vous négligerez l'effet Early et les courants de base.

- 1) Déterminez R de façon à avoir $I_{C3} = 20 \mu\text{A}$ (source de wildar).
- 2) Déterminez k (nombre de transistors en parallèle) pour avoir $I_{C4} = 200 \mu\text{A}$.
- 3) Expliquez le rôle du transistor T_1 dans le cas où les courants de base ne sont plus négligés.
- 4) Si l'effet Early est pris en compte, dans quel sens varieront I_{C3} et I_{C4} si U_{CC} augmente ? Pourquoi ?