

ALGÈBRE DE BOOLE

Théorèmes sur une variable :

$a \cdot 0 = 0$ $a \cdot 1 = a$	$a \cdot a = a$ $a \cdot \overline{a} = 0$	$a + 0 = a$ $a + 1 = 1$	$a + a = a$ $a + \overline{a} = 1$
------------------------------------	---	----------------------------	---------------------------------------

Théorèmes sur plusieurs variables :

Commutativité $a \cdot b = b \cdot a$ $a + b = b + a$	Transitivité $a \cdot (b \cdot c) = (a \cdot b) \cdot c = a \cdot b \cdot c$ $a + (b + c) = (a + b) + c = a + b + c$	Distributivité $a \cdot (b + c) = a \cdot b + a \cdot c$ $(a + b) \cdot (c + d) = ac + bc + ad + bd$	Spécial $a + a \cdot b = a$ $a + \overline{a} \cdot b = a + b$
--	---	---	---

Théorèmes de Augustus **De Morgan** :

$\overline{a + b} = \overline{a} \cdot \overline{b}$	$\overline{a \cdot b} = \overline{a} + \overline{b}$
--	--

Ces propriétés font des NAND et des NOR des "**portes universelles**" qui permettent de réaliser toutes les autres portes :

Non : $\overline{a} = \overline{a \cdot a} = \overline{a + a}$	Et : $a \cdot b = \overline{\overline{a \cdot b}} = \overline{\overline{a} + \overline{b}}$	Ou : $a + b = \overline{\overline{a + b}} = \overline{\overline{a} \cdot \overline{b}}$
Ou exclusif : $a \oplus b = \overline{\overline{a \cdot b + a \cdot \overline{b}}} = \overline{(\overline{a \cdot b}) \cdot (\overline{a \cdot \overline{b}})} = \overline{(a + \overline{b}) + (\overline{a} + b)}$		

FAMILLES DE CIRCUITS LOGIQUES

Abréviation	Nombre de portes	Nom (US)	Description
SSI	$n \leq 12$	Small Scale Integration	Faible Intégration
MSI	$13 \leq n \leq 99$	Medium Scale Integration	Moyenne Intégration
LSI	$100 \leq n \leq 9999$	Large Scale Integration	Grande Intégration
VLSI	$10000 \leq n \leq 99999$	Very Large Scale Integration	Très Grande Intégration
ULSI	$100000 \leq n$	Ultra Large Scale Integration	Ultra Grande Intégration

Abréviation	Nom (US)	Description
RTL	Resistor-Transistor Logic	Entrée sur une résistance, sortie sur un transistor bipolaire
DTL	Diode-Transistor Logic	Entrée sur une diode, sortie sur un transistor bipolaire
TTL	Transistor-Transistor Logic	Entrée et sortie sur un transistor bipolaire
MOS	Metal Oxide Semiconductor	Entrée et sortie sur un transistor NMOS
CMOS	Coupled MOS	Association parallèle-série de transistors PMOS et NMOS
ECL	Emitter Coupled Logic	Transistors bipolaires câblés en paires différentielles

Logiques à transistors bipolaires :

Logiques Saturées ("lentes")

TTL (N) : normale
 TTL H : High speed
 TTL L : Low power

Logiques Passantes (rapides)

ECL
 TTL LS : Low power Schottky
 TTL S : Schottky
 TTL ALS : Advanced LS
 TTL AS ou TTL F : Fast ou Fairchild AS Technology

Séries TTL :

54 (milit.) ; 74 ; 74L ; 74H ; 74S ; 74LS ; 74AS ; 74ALS

Séries CMOS : 4000 ; 14000 ; 4000B (meilleure sortance)

Compatibles TTL : 74C ; 74HC ; 74HCT

	74HC*	4000B*	74	74s	74LS	74AS	74ALS	ECL
Consommation Statique (mW)	$2.5 \cdot 10^{-3}$	$1.0 \cdot 10^{-3}$	10	20	2	8	1.2	40
Consommation à 100 kHz (mW)	0.17	0.1	10	20	2	8	1.2	40
Retard de propagation (ns)	8	50	9	3	9.5	1.7	4	1
Vitesse*Cons. à 100 kHz (pJ)	1.4	5	90	60	19	13.6	4.8	40
Fréquence max (MHz)	40	12	35	12.5	45	200	70	300
Marge aux bruits (V)	0.9	1.5	0.4	0.3	0.3	0.3	0.4	0.25
Alimentation (V)	2 à 6	3 à 18	5	5	5	5	5	
U_{IHmin} (V)	3.15	3.5	2	2	2	2	2	
U_{ILmax} (V)	1.1	1.5	0.8	0.8	0.8	0.8	0.8	
U_{OHmin} (V)	3.7	4.5	2.4	2.5	2.7	2.7	2.7	
U_{OLmax} (V)	0.4	0.4	0.5	0.5	0.5	0.4	0.4	
I_{IHmax} (µA)	-qq nA	-qq nA	40	50	20	20	20	
I_{ILmax} (mA)	+qq nA	+qq nA	-1.6	-2	-0.36	-2	-0.2	
I_{OHmin} (mA)	-4	-0.4	-0.4	-1	-0.4	-2	-0.4	
I_{OLmin} (mA)	4	0.4	16	20	8	20	4/8	

* : Valeurs CMOS valables sous $V_{DD} = 5 V$